



秘密▲5年

Allwinner

H618 OTT 方案软硬件

稳定性检查 Checklist

文档版本 F01

文档类型 FAQ 文档

发布日期 2022-02-15

全志科技版权所有，侵权必究

Copyright © 2019 by Allwinner. All rights reserved

Page 1 of 1

版权

版权所有©珠海全志科技股份有限公司 2019-2020。保留一切权利。

非经本公司书面许可，任何单位和个人不得擅自摘抄、复制本文档内容的部分或全部，并不得以任何形式传播。

商标声明



Allwinnertech、Allwinner、全志和其他全志商标

均为珠海全志科技股份有限公司的商标。本文档提及的其他所有商标或注册商标，由各自的所有人拥有。

注意

您购买的产品、服务或特性等应受全志公司合同和条款的约束，本文档中描述的全部或部分产品、服务或特性可能不在您的购买或使用范围之内。除非合同另有约定，全志对本文档内容不做任何明示或默示的声明或保证。

由于产品版本升级或其他原因，本文档内容会不定期进行更新。除非另有约定，本文档仅作为使用指导，本文档中的所有陈述、信息和建议不构成任何明示或暗示的担保。

本文档中所提供的数据在不同的测试环境下可能存在一定的偏差，因其使用而导致的设计、开发错误，或可能遭致的意外、疏忽、侵权及其造成的损失（包括但不限于直接的、间接的、后果性的或附带性的损失），全志不做任何明示或默示的声明或保证。请您谨慎决定是否使用。

本文档中提到的第三方技术，除全志明确表示已获得合法授权且转授权予您使用外，您需要自行向权利人获取合法授权，同样，如您需在全志交付的软件或产品上集成第三方技术（如 Sony、DTS、杜比、AVS、MPEGLA 等）时，也请您自行向权利人获取合法授权。全志不为您的未授权行为或前述集成行为支付任何许可费用或提供任何技术支持，也不承担任何保证责任。请您自行为其后续使用行为负责。

前言

概述

- 本文档提供 H618 OTT 方案软硬件稳定性 checklist 检查项
- 本文用于指导客户端在方案开发阶段自主检查硬件设计、软件设计相关的稳定性因素
- 用于指导客户端在产线发生稳定性问题后，自行排查不稳定性因素

读者对象

本文档主要适用于以下工程师：

- 硬件工程人员
- 软件工程人员
- 产线 QA 工程人员

修订记录

版本	修改人	时间	备注
V1.0	AW0979	2022.02.15	针对 H618 创建初版



秘密▲5 年

目录

版权.....	2
前言.....	3
目录.....	4
1. 常规硬件检查.....	5
2. VDD_CPU 静态负载下电压检测.....	7
3. VDD_CPU 动态负载电压检测.....	8
4. DDR 类问题检查.....	10
5. 产品稳定性实验.....	12

1. 常规硬件检查

典型测试场景：主界面

检查项目			测试结果	备注
1	5V 总电源检查	系统工作的功耗		NA
		5V 电压&纹波&跌落		NA
2	电源检查	PMU 各路 DCDC/LDO	推荐电压精度&纹波&噪声	电压&纹波&噪声
		VCC-IO	$3.3V \pm 10\% \& \leq 5\% \& \leq 10\%$	
		VDD-CPU	$0.8V \sim 1.16V \& \leq 10\% \& NA$	DC 值需要考 V-F 表
		VDD-SYS	$0.96V \pm 3\% \& \leq 5\% \& \leq 10\%$	
			$1.5V \pm 5\% \& \leq 6\% \& \leq 10\%$	DDR3
			$1.35V(1.283V \sim 1.45V) \& \leq 6\% \& \leq 10\%$	DDR3L
		VCC-DRAM	$1.2V(1.14V \sim 1.26V) \& \leq 6\% \& \leq 10\%$	LPDDR3&DDR4
			$1.1V(1.06V \sim 1.17V) \& \leq 6\% \& \leq 10\%$	LPDDR4
			$2.5V(2.35V \sim 2.75V) \& \leq 6\% \& \leq 10\%$	仅限 DDR4
		VPP-DRAM		
		AVCC&VC C-PLL&VD D18-DRAM	$1.8V \pm 2\% \& \leq 1\% \& \leq 1.5\%$	
		其它外设电源	具体电源标准请参考外设需求	本项只填写异常外设电压
5	原理图检查	《H618 硬件设计指南 V1_0》自检是否通过？列出没有通过的设计点并评估风险		

		险。		
		使用的 DDR 原理图模板是否是官方发布最新版本		
6	PCB 检查	《H618_PCB Design_Checklist_V1.x》自检是否通过？列出没有通过的设计点并评估风险。		
		使用的 DDR PCB 模板是否是官方发布最新版本		
		VDD-CPU 电源走线是否满足设计要求		
		VDD-SYS 电源走线是否满足设计要求		
		VCC-DRAM 电源走线是否满足设计要求		
7	重要元件检查	DDR 型号是否属于 AVL 支持列表中的型号？		如果不在支持列表，请写出具体型号。
		FLASH 型号是否属于 AVL 支持列表中的型号？		如果不在支持列表，请写出具体型号

注意：

1. 跌落电压不得低于上述各电源要求的最低电压，CPU 的最低工作电压为 V-F 表配置的各档位电压值；

2. 以上电压测量推荐的典型测量场景为主界面，如遇到系统稳定性问题时，需要在具体发生的场景测试异常样机的各路电源的静态电压值，以及样机从正常状态转变为异常状态的动态过程电压测量值，动态过程正常主要是为了观察电压是否有过冲、跌落等异常电源波形；

2. VDD_CPU 静态负载下电压检测

典型测试场景：Uboot 阶段轻载 VDD_CPU 电压输出

系统启动到 Uboot shell 后，测试 CPU 电压。

电压	预期	测试结果
cpu 电压	vdd_cpu=1.15v	

3. VDD_CPU 动态负载电压检测

典型应用场景：播放 1080p 高清码流

1. 在超级终端输入下列命令定频后测试 VDD_CPU 电压，定频的具体操作方法：

```
/*设置 CPU 频率调节策略到用户模式*/  
echo userspace > /sys/devices/system/cpu/cpu0/cpufreq/scaling_governor  
/*设置 CPU 测试频率，如 1008000=1008MHz*/  
echo 1008000> /sys/devices/system/cpu/cpu0/cpufreq/scaling_setspeed  
/*查看设置 CPU 频率操作是否生效*/  
cat /sys/devices/system/cpu/cpu0/cpufreq/cpuinfo_cur_freq
```

2. 在超级终端查看 cpu 频率电压表：

```
/ # cat /sys/kernel/debug/cpufreq_table  
freq(kHz) vol(mv)  
-----  
480000 900  
720000 900  
936000 900  
1008000 950  
1104000 1000  
1200000 1.05  
1320000 1.1  
1416000 1150
```

3. 实测 cpu 电压，比较与预期的差异

步骤	设置频率	预期 cpu 电压	实测 cpu 电压
----	------	-----------	-----------

全志科技版权所有，侵权必究

Copyright © 2019 by Allwinner. All rights reserved

Page 8 of 1

1	480000	0.9V	
2	720000	0.9V	
3	936000	0.9V	
4	1008000	0.95V	
5	1104000	1.0V	
6	1200000	1.05V	
7	1320000	1.1V	
8	1416000	1.15V	

注：

动态负载：指 CPU 运算负载存在大幅度波动，变化较为剧烈；

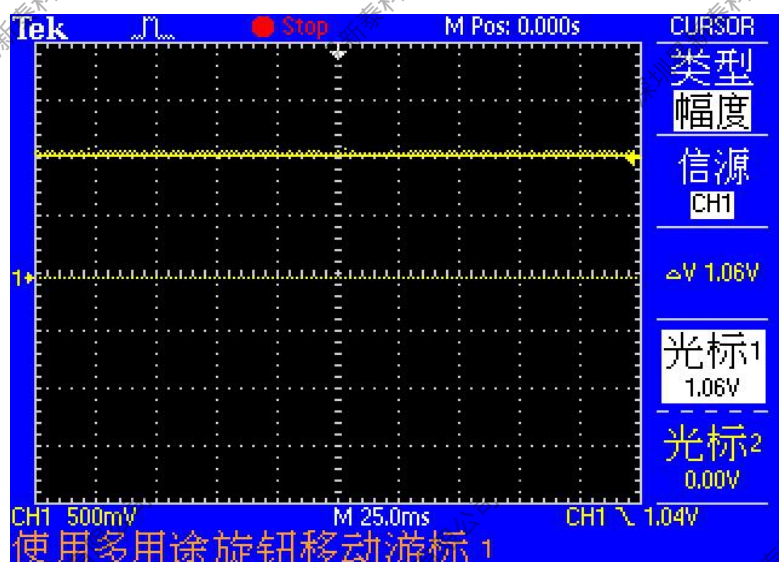
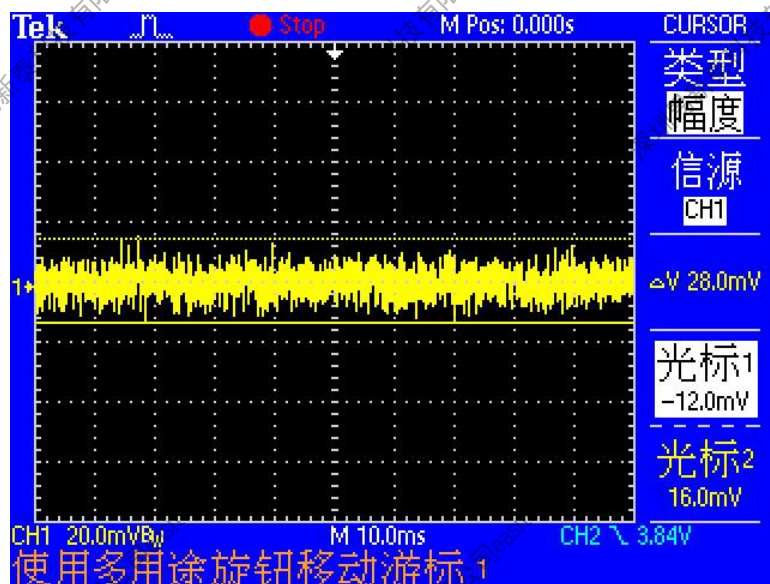
4. DDR 类问题检查

步骤	检查内容	检查结果	备注
1	DDR 驱动版本是否为 SDK 发布时版本?		
2	DDR 的配置参数是否与所使用的 DDR 模板相对应?		
3	如果是自行设计的 DDR 模板, 或者是非正规物料, DRAM 配置参数是否有做优化适配?		
4	Memtest 稳定性测试是否通过? 测试频率是多少? 测试样机和测试时间是多少?		
5	DDR 当前量产工作频率	MHz?	故障现象?
6	DDR 降低频率后是否正常	MHz?	正常?

测试说明:

1. 优先确认测试固件的 ddr 驱动版本号是否最新, 驱动版本号对应的 ddr para 参数是否匹配
2. 使用全志原厂提供的 dragon HD 工具进行老化测试
3. 以上两种方式均无问题, 基本可以排除焊接问题 (颗粒焊接正常与否)
4. 系统运行异常情况下, 如果对 DDR 进行降频复测不复现问题, 则怀疑 DDR 可能存在性能问题, 可在老化测试过程中增加 memtester 测试, 通过 memtester 检查是否存在 DDR 异常报错。
5. 系统休眠唤醒存在异常, 则需要打开 CRC 校验测试。
6. 硬件可以通过确认 DRAM 眼图测试结果, 确认硬件是否异常。
7. DDR 供电纹波测试 (VDD_DRAM 为例), 注意: 需要选择靠近管脚的电容, 示波器表笔接地最小环路, 选择交流耦合, 测试得波形的峰-峰值为纹波值。示例如下所示:

- 1). 跌落测试 (VDD_DRAM 为例) 注意: 示波器表笔下降沿触发
- 2). 用示波器表笔测得 VDD_DRAM=1.06V, 跌落值选择跌至 1.04V



5. 产品稳定性实验

步骤	实验对象	实验结果	备注
1	休眠唤醒测试是否通过？说明测试样机数量、测试时间、工作环境温度。		
2	reboot 测试是否通过？说明测试样机数量、测试时间、工作环境温度。		
3	高低温可靠性测试是否通过？说明测试样机数量、测试时间、工作环境温度与湿度。		